

## 439.002

## Elektronische Schaltungstechnik 2, VO

- **Kapitel 11 Kippstufen** ..... 361
- 11.1 Bistabile Kippstufen ..... 363
- 11.1.1 Flip-Flops ..... 363
- 11.1.2 Schmitt-Trigger ..... 373
- 11.2 Monostabile Kippstufen ..... 378
- 11.2.1 Monoflops mit sehr kurzer Eigenzeit ..... 379
- 11.2.2 Monoflops mit langer Eigenzeit ..... 381
- 11.3 Astabile Kippstufen ..... 382
- 11.3.1 Ringoszillator ..... 383
- 11.3.2 Relaxationsoszillator ..... 384
- Zusammenfassung ..... 386

## Lernziele

Aufbau und Funktionsweise der verschiedenen Kippstufen:

- Bistabile Kippstufen: Flip-Flops und Schmitt-Trigger
- Monostabile Kippstufen
- Astabile Kippstufen: Oszillatoren mit zweiwertigem Ausgangssignal

## Flip-Flops

Das Grundelement eines jeden Flip-Flops ist die binäre Speicherzelle, welche mit dem Aufbau einer logischen Identität mithilfe von zwei Invertern implementiert werden kann:

$$Q = \overline{\overline{Q}} \quad (10.1)$$

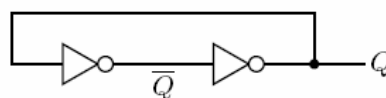


Abbildung 10.1: Logische Identität als binäre Speicherzelle

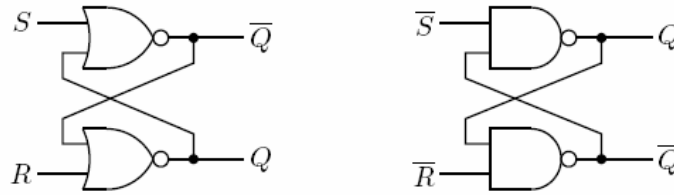


Abbildung 10.2: RS-Flip-Flop mit NOR- (links) bzw. NAND-Gattern (rechts)

$R$ (reset)	$S$ (set)	$Q$	$\bar{Q}$	
0	0	$Q$	$\bar{Q}$	
0	1	1	0	
1	0	0	1	
1	1	X	X	verbotener Zustand

Tabelle 10.1: Wahrheitstafel des Reset-Set-Flip-Flops

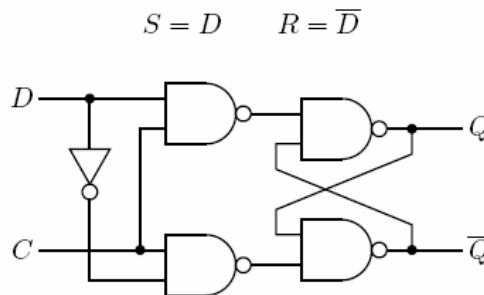


Abbildung 10.5: D-Latch aus Gattern

Ein so aufgebautes D-Latch besteht aus vier Zweifach-NANDs und einem Inverter, in CMOS-Logik würden  $4 \cdot 4 + 2 = 18$  MOSTs benötigt werden.

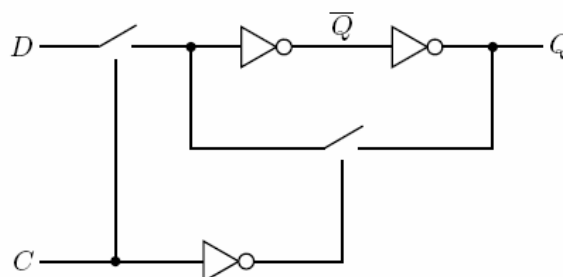
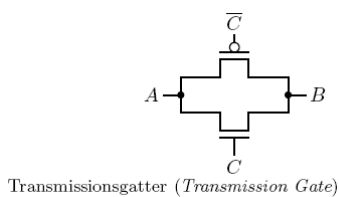


Abbildung 10.6: D-Latch (durch den Taktzustand gesteuertes D-Flip-Flop)  
**D-Latch mit Transmission-Gattern: 10 Transistoren**

## Master-Slave-D-Flip-Flop

Das Prinzip des Master-Slave-Flip-Flops bildet die Grundlage für den Aufbau von durch die Taktflanken gesteuerten Flip-Flops. Dabei wird mithilfe von zwei hintereinandergeschalteten, durch den Taktzustand gesteuerte Flip-Flops, welche mit komplementären Taktsignalen angesteuert werden, nach außen hin ein durch Taktflanken gesteuertes Flip-Flop implementiert. Die Abbildung 10.7 zeigt ein solches Master-Slave-D-Flip-Flop, welches aus zwei D-Latches, dem blau gezeichneten Master und dem Slave besteht.

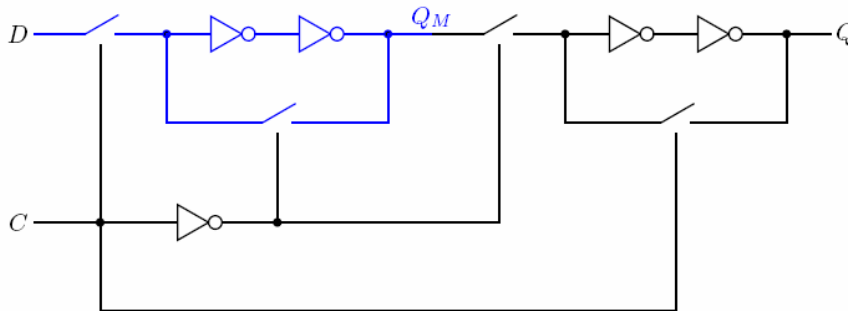


Abbildung 10.7: Master-Slave-D-Flip-Flop (durch Taktflanken gesteuertes D-FF)

## Definition: Setup-Time, Hold-Time

Als Setup-Time  $T_{su}$  wird die Zeit bezeichnet, die Eingangssignale schon vor der entsprechenden Taktflanke, als Hold-Time  $T_h$  die Zeit, die Eingangssignale noch nach der entsprechenden Taktflanke stabil anliegen müssen, um eine korrekte Zustandsänderung zu garantieren.

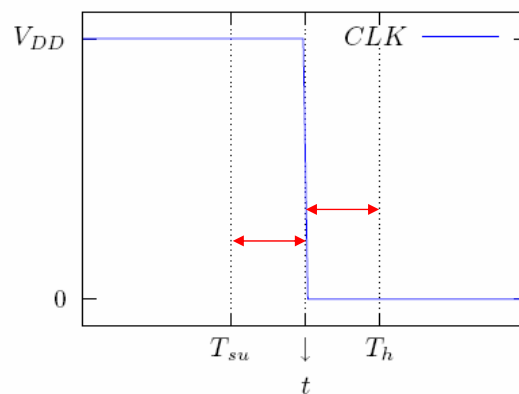
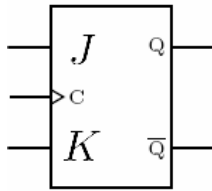


Abbildung 10.8: Setup- und Hold-Time

Nur wenn diese beiden Zeitbedingungen eingehalten werden, haben z. B. im Fall des Master-Slave-FFs beide Flip-Flops ausreichend Zeit, um die Zustandsänderungen durchzuführen. Werden diese Bedingungen verletzt, ist ein undefiniertes Verhalten des Flip-Flops zu erwarten.

## 5 Kippstufen

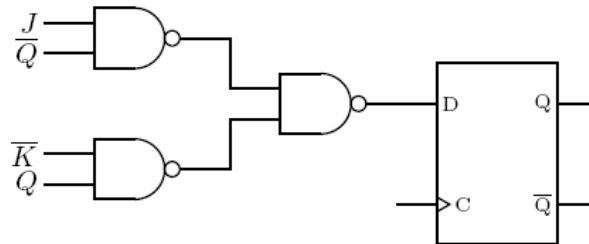
(Wiederholung)



$J$	$K$	$Q_{n+1}$	$J$	$K$	$Q_n$	$D_n$
0	0	$Q_n$	0	0	0	0
0	1	0	0	1	1	0
1	0	1	1	0	0	1
1	1	$\overline{Q_n}$	1	0	1	1
			1	1	0	1
			1	1	1	0

Wahrheitstafel für die Berechnung von  $D$ , um ein JK-FF zu erhalten

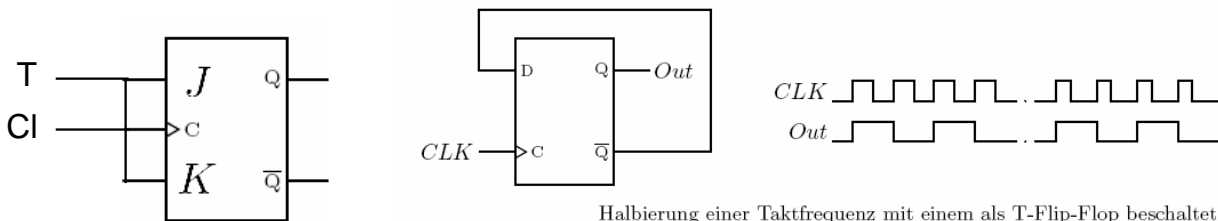
$$\begin{aligned}
 D_n &= \overline{J}\overline{K}Q_n + \overline{J}K\overline{Q_n} + J\overline{K}Q_n + JK\overline{Q_n} = \\
 &= J(\overline{K} + K)\overline{Q_n} + (\overline{J} + J)\overline{K}Q_n = J\overline{Q_n} + \overline{K}Q_n
 \end{aligned}$$



$$JK\text{-Flip-Flop } (J\overline{Q_n} + \overline{K}Q_n = \overline{\overline{J\overline{Q_n} + \overline{K}Q_n}} = \overline{\overline{J\overline{Q_n}} \cdot \overline{\overline{K}Q_n}})$$

## 5 Kippstufen

(Wiederholung)



Halbierung einer Taktfrequenz mit einem als T-Flip-Flop beschalteten D-Flip-Flop (durch positive Flanken gesteuert)

### Toggle-Flip-Flop (T-FF)

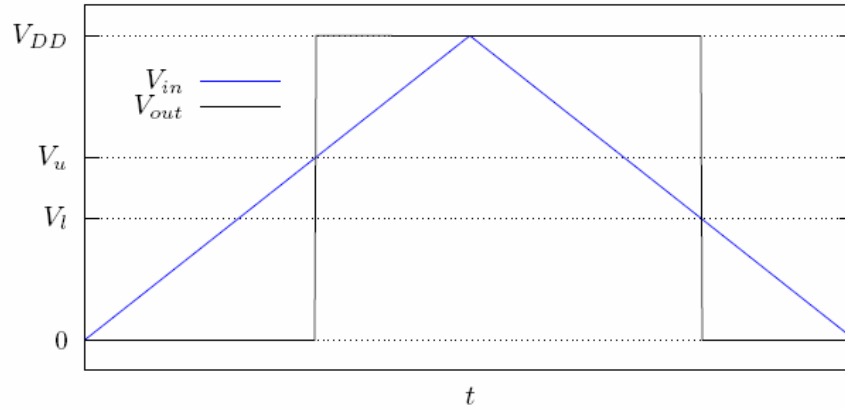
Das Toggle-FF entspricht einem JK-FF mit  $J = K = T$ . Für  $T = 1$  kann auch ein rückgekoppeltes D-FF mit  $D = \overline{Q}$  verwendet werden.

$T$	$Q_{n+1}$
0	$Q_n$
1	$\overline{Q_n}$

Tabelle 5.6: Wahrheitstafel des T-FFs

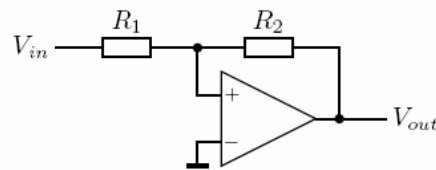
## 5 Kippstufen

### Schmitt-Trigger Schaltungen



Komparator mit Hysterese: Schmitt-Trigger, Hysterese =  $V_u - V_l$

## 5 Kippstufen



Nicht invertierender Schmitt-Trigger

werden, um einen Pegelwechsel zu verursachen bzw. bei einer Ausgangsspannung von  $V_{HI}$  muss die geteilte Eingangsspannung das Massepotenzial unterschreiten. Die obere bzw. untere Schwellspannung kann somit berechnet und angegeben werden:

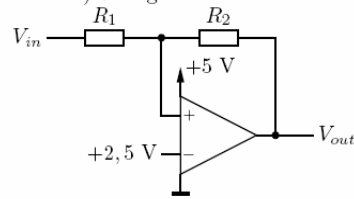
$$(V_u - V_{LO}) \frac{R_2}{R_1 + R_2} + V_{LO} > 0 \quad \Rightarrow \quad V_u = -\frac{R_1}{R_2} V_{LO} \quad (10.12)$$

$$(V_l - V_{HI}) \frac{R_2}{R_1 + R_2} + V_{HI} < 0 \quad \Rightarrow \quad V_l = -\frac{R_1}{R_2} V_{HI}. \quad (10.13)$$

## 5 Kippstufen

### Nicht invertierender Schmitt-Trigger

Es soll ein nicht invertierender Schmitt-Trigger aufgebaut werden, der mit 0 V und 5 V Versorgungsspannung arbeitet und dessen Schwellspannungen  $V_l = 2\text{ V}$  und  $V_u = 3\text{ V}$  (Hysterese 1 V) betragen.



Nachdem nun der Mittelwert der Schwellspannung nicht mit dem Massepotenzial vorgegeben ist, sondern  $\frac{1}{2}(V_l + V_u) = 2,5\text{ V}$  beträgt, müssen die Ausgangspegel des Komparators ( $V_{HI}$ ,  $V_{LO}$ ) und die gewünschten Schwellspannungen um diesen Wert verschoben werden:

$$V_{HI} = 5 - 2,5 = 2,5\text{ V}, \quad V_{LO} = 0 - 2,5 = -2,5\text{ V}$$

$$V_u = 3 - 2,5 = 0,5\text{ V}, \quad V_l = 2 - 2,5 = -0,5\text{ V}.$$

Nun können wir die Dimensionierungsformel 10.12 (oder 10.13) anwenden und es ergibt sich:

$$\frac{R_1}{R_2} = -\frac{V_u}{V_{LO}} = -\frac{0,5\text{ V}}{-2,5\text{ V}} = \frac{1}{5}.$$

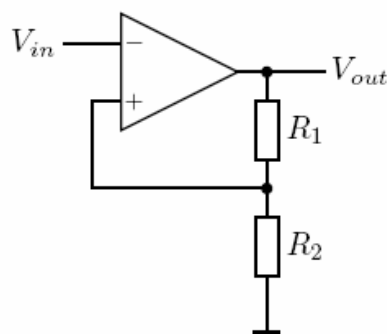
Damit können konkrete Widerstandswerte angegeben werden, mit denen auch noch die Probe für die Richtigkeit des Ergebnisses durch Einsetzen in die Gleichungen 10.12 und 10.13 durchgeführt wird:

$$R_1 = 10\text{ k}\Omega, \quad R_2 = 50\text{ k}\Omega$$

$$V_u = -\frac{10\text{ k}\Omega}{50\text{ k}\Omega}(-2,5\text{ V}) = 0,5\text{ V} \text{ entspricht } 3\text{ V}$$

$$V_l = -\frac{10\text{ k}\Omega}{50\text{ k}\Omega} \cdot 2,5\text{ V} = -0,5\text{ V} \text{ entspricht } 2\text{ V}.$$

## 5 Kippstufen



Invertierender Schmitt-Trigger

Beim invertierenden Schmitt-Trigger wird die Vergleichsspannung nur aus der Ausgangsspannung  $V_{out}$  des Komparators mit einem Spannungsteiler erzeugt, für die Schaltschwellen des Schmitt-Triggers ergeben sich folgende Zusammenhänge:

$$V_{in} > V_u \Rightarrow V_{in} > \frac{R_2}{R_1 + R_2} V_{HI} \quad (10.14)$$

$$V_{in} < V_l \Rightarrow V_{in} < \frac{R_2}{R_1 + R_2} V_{LO}. \quad (10.15)$$

## 5 Kippstufen

### Schmitt-Trigger in CMOS

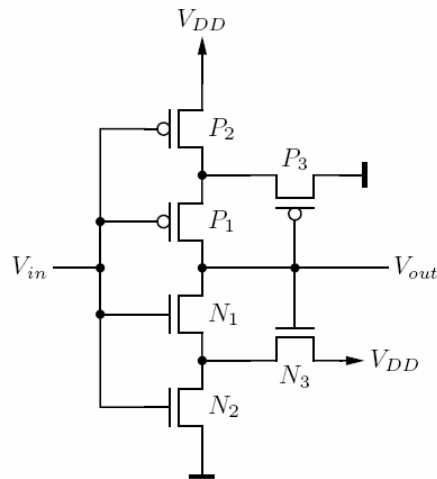


Abbildung 5.10: Einfacher invertierender Schmitt-Trigger

- Entspricht CMOS-Inverter mit veränderlicher Schwellspannung  $V_{th}$ .
- Je nach Ausgangswert wird die Schaltschwelle verändert.
- $V_{in} = LO \uparrow, V_{out} = HI$ :  $N_3$  leitet,  $V_{S,N_1} \uparrow, V_{th} \uparrow \Rightarrow V_{th} > \frac{V_{DD}}{2}$ .
- $V_{in} = HI \downarrow, V_{out} = LO$ :  $P_3$  leitet,  $V_{S,P_1} \downarrow, V_{th} \downarrow \Rightarrow V_{th} < \frac{V_{DD}}{2}$ .
- Hysterese ist von der Dimensionierung der Transistoren abhängig.

## 5 Kippstufen

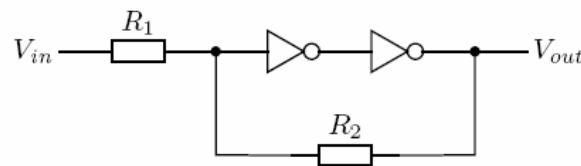


Abbildung 5.11: Einfacher nicht-invertierender Schmitt-Trigger

- Inverter:  $V_{th} = \frac{V_{DD}}{2} = \frac{HI}{2}$ .
- Zwei hintereinander geschaltete Inverter: Nicht-invertierender Verstärker mit großer Verstärkung ( $A_1 \cdot A_2$ ) um die Schwellspannung  $V_{th}$  der Inverter:  $V_{out} = V_{th} + A_1 A_2 (V_{in} - V_{th})$ .
- $V_{in} = LO \uparrow, V_{out} = LO$ :  $V_{inv,1} = V_{in} \frac{R_2}{R_1 + R_2} = V_{th} \Rightarrow V_u = \left(1 + \frac{R_1}{R_2}\right) V_{th}$ .
- $V_{in} = HI \downarrow, V_{out} = HI$ :  $V_{inv,1} = V_{DD} - (V_{DD} - V_{in}) \frac{R_2}{R_1 + R_2} = V_{th} \Rightarrow V_l = \left(1 - \frac{R_1}{R_2}\right) V_{th}$ .
- Hysterese:  $V_u - V_l = 2 \frac{R_1}{R_2} V_{th} = \frac{R_1}{R_2} V_{DD}$ .

# 5 Kippstufen

## Präzisions-Schmitt-Trigger

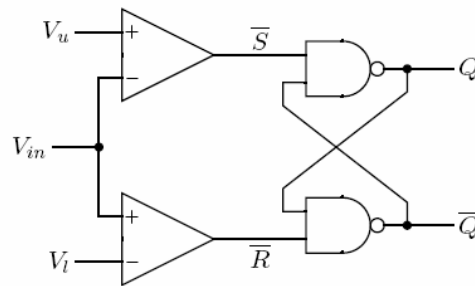


Abbildung 5.12: Präzisions-Schmitt-Trigger

- Einstellbare Schwellspannungen  $V_u$  und  $V_l$ .
- $V_{in} > V_u \Rightarrow \bar{S} = 0 \Rightarrow Q = 1$ .
- $V_{in} < V_l \Rightarrow \bar{R} = 0 \Rightarrow Q = 0$ .
- $V_l < V_{in} < V_u \Rightarrow Q = Q$ .
- RS-FF reagiert auf die negative Flanke der Komparatorausgänge. Der Zeitfehler bei der positiven Flanke spielt somit keine Rolle (Komparatoren mit Open-Collector- oder Open-Drain-Ausgängen können verwendet werden.).

# 5 Kippstufen

## 5.2 Monostabile Kippstufen

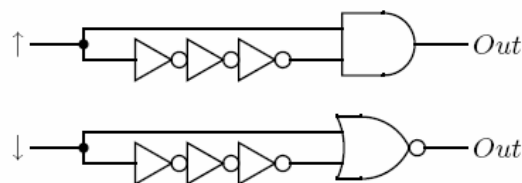
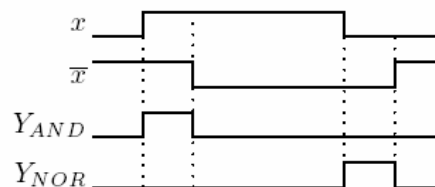


Abbildung 5.13: Erzeugung kurzer Pulse über Verzögerung zwischen dem Signal und seinem Komplement

Unterschiedliche Pulse bei NAND/NOR/AND/OR/EXOR ...  
 Laufzeit der Gatterketten wichtig



Signale bei der Verknüpfung eines Signals  $x$  mit dessen verzögertem Komplement  $\bar{x}$



# 5 Kippstufen

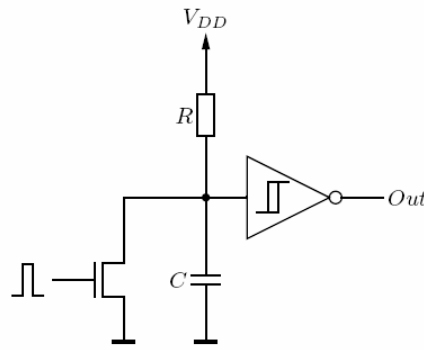


Abbildung 5.14: Monoflop mit einem Schmitt-Trigger

- HI-Puls am Eingang entlädt den Kondensator  $C$ ,  $Out = HI$ .
- Sobald wieder LO am Eingang anliegt: Kondensator  $C$  wird über den Widerstand  $R$  auf  $V_{DD}$  aufgeladen.

$$u_C(t) = V_{DD} \left( 1 - e^{-\frac{t}{RC}} \right) \tag{5.2}$$

# 5 Kippstufen

(Wiederholung)

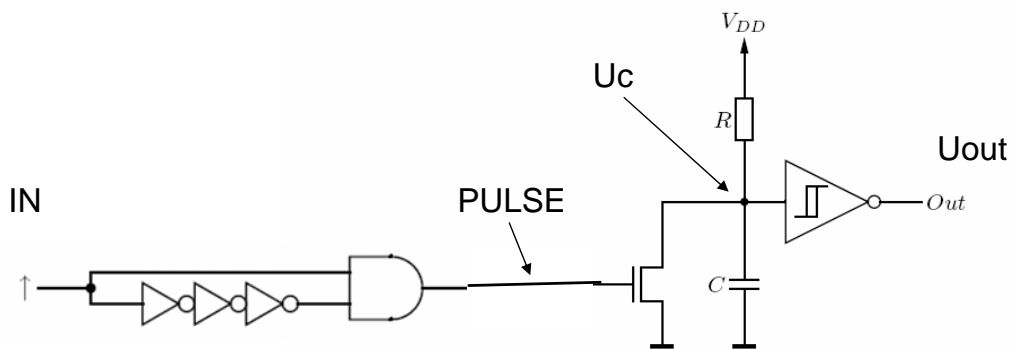
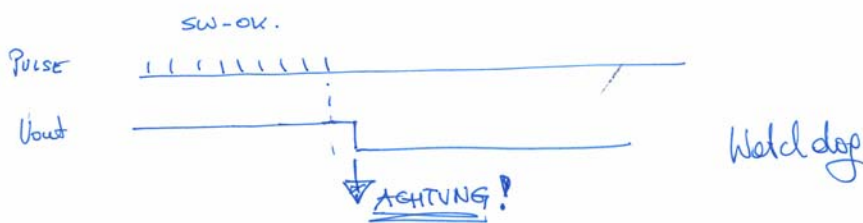
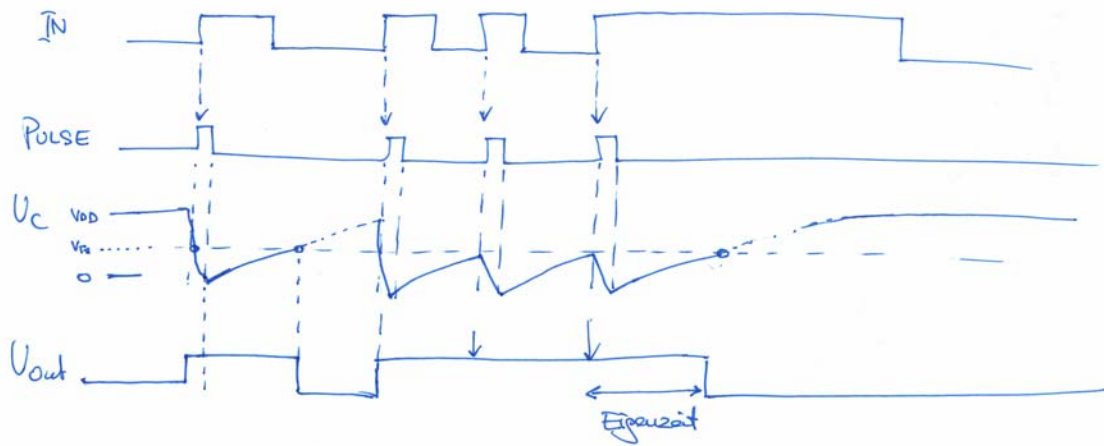


Abbildung 5.14: Monoflop mit einem Schmitt-Trigger

- HI-Puls am Eingang entlädt den Kondensator  $C$ ,  $Out = HI$ .
- Sobald wieder LO am Eingang anliegt: Kondensator  $C$  wird über den Widerstand  $R$  auf  $V_{DD}$  aufgeladen.

$$u_C(t) = V_{DD} \left( 1 - e^{-\frac{t}{RC}} \right) \tag{5.2}$$



### 3 Logische Funktionen mit MOSFETs

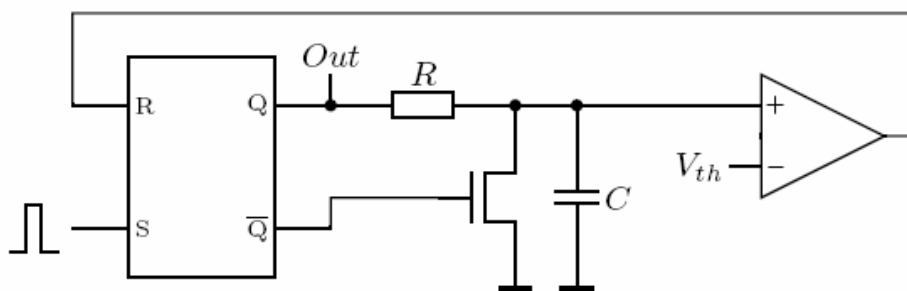


Abbildung 5.15: Monoflop aus RS-FF und Komparator

- Ein RC-Glied wird solange aufgeladen, bis die Schwellspannung  $V_{th}$  am Komparator erreicht wird.

## 5 Kippstufen

439.002

# Elektronische Schaltungstechnik 2, VO

5.3	Astabile Kippstufen . . . . .	53
5.3.1	Ringoszillator . . . . .	53
5.3.2	Relaxationsoszillator . . . . .	54
5.3.3	Quarzoszillator . . . . .	55
5.3.4	Phase Locked Loop (PLL) . . . . .	58

- Hinweis: (im Buch Kapitel 11.3 und 12)

## 5 Kippstufen

### 5.3 Astabile Kippstufen

#### 5.3.1 Ringoszillator

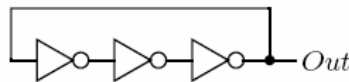


Abbildung 5.16: Ringoszillator

- Ungerade Anzahl  $n$  von Invertern bilden in mit der Rückkopplung einen Oszillator.
- Ausgang  $Out$ :  $T_{HI} = T_{LO} = nt_P$ .

$$f = \frac{1}{2nt_P}$$

# 5 Kippstufen

## 5.3.2 Relaxationsoszillator

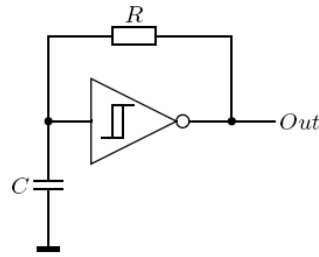


Abbildung 5.17: Relaxationsoszillator

- Ein über einen RC-Tiefpass rückgekoppelter invertierender Schmitt-Trigger.
- Der Kondensator  $C$  wird zwischen den Schwellspannungen des Schmitt-Trigger-Komparators über den Widerstand  $R$  ent- bzw. aufgeladen.
- Aufladezeit  $T_{HI}$ ,  $Out = HI$ :

$$u_c(t) = V_{DD} + (V_l - V_{DD})e^{-\frac{t}{RC}} = V_u \quad (5.6)$$

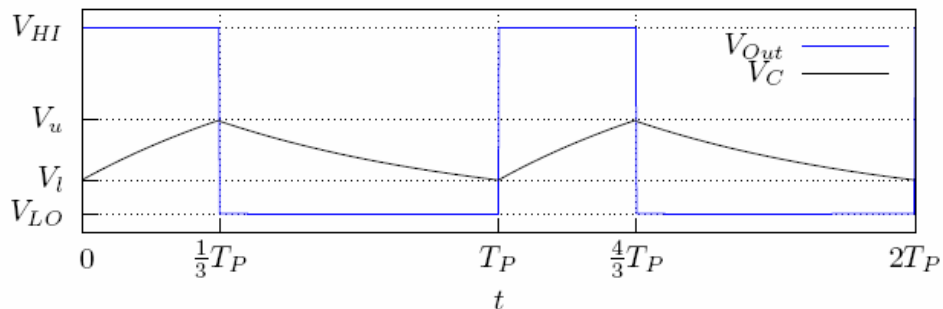
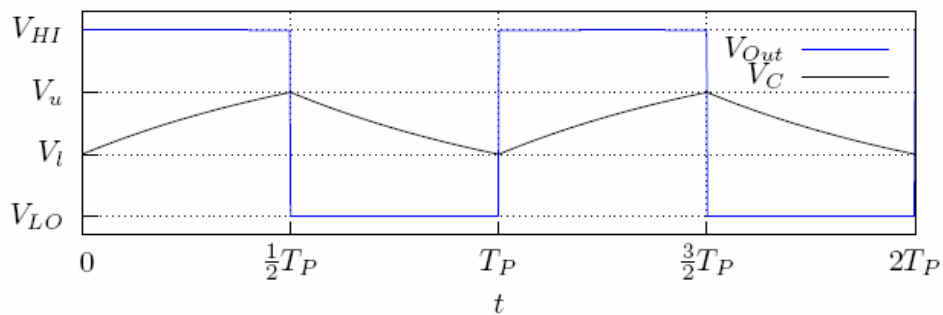
$$T_{HI} = RC \ln \frac{V_{DD} - V_l}{V_{DD} - V_u} \quad (5.7)$$

- Entladezeit  $T_{LO}$ ,  $Out = LO$ :

$$u_c(t) = V_u e^{-\frac{t}{RC}} = V_l \quad (5.8)$$

$$T_{LO} = RC \ln \frac{V_u}{V_l} \quad (5.9)$$

# 5 Kippstufen



Lade- und Entladevorgänge eines Relaxationsoszillators

## 5 Kippstufen

### 5.3.3 Quarzoszillator

Quarz

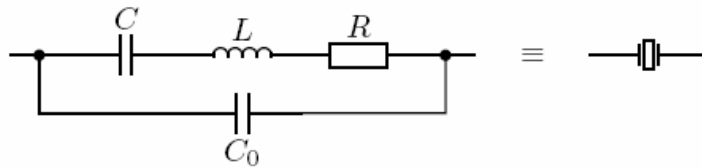


Abbildung 5.18: Ersatzschaltbild eines Quarzes

Die Größen  $R$ ,  $L$  und  $C$  sind aus der mechanischen Domäne transformierte scheinbare elektrische Größen.  $C_0$  ist die elektrische Parallelkapazität zwischen den Elektroden. Folgende Werte sind ein Beispiel für einen typischen  $\approx 4$  MHz Quarz:

$$\begin{array}{rcl}
 R & = & 100 \, \Omega \\
 L & = & 100 \, \text{mH} \\
 C & = & 15 \, \text{fF} \\
 C_0 & = & 5 \, \text{pF} \\
 \hline
 Q & \approx & 26000
 \end{array}$$

## 5 Kippstufen

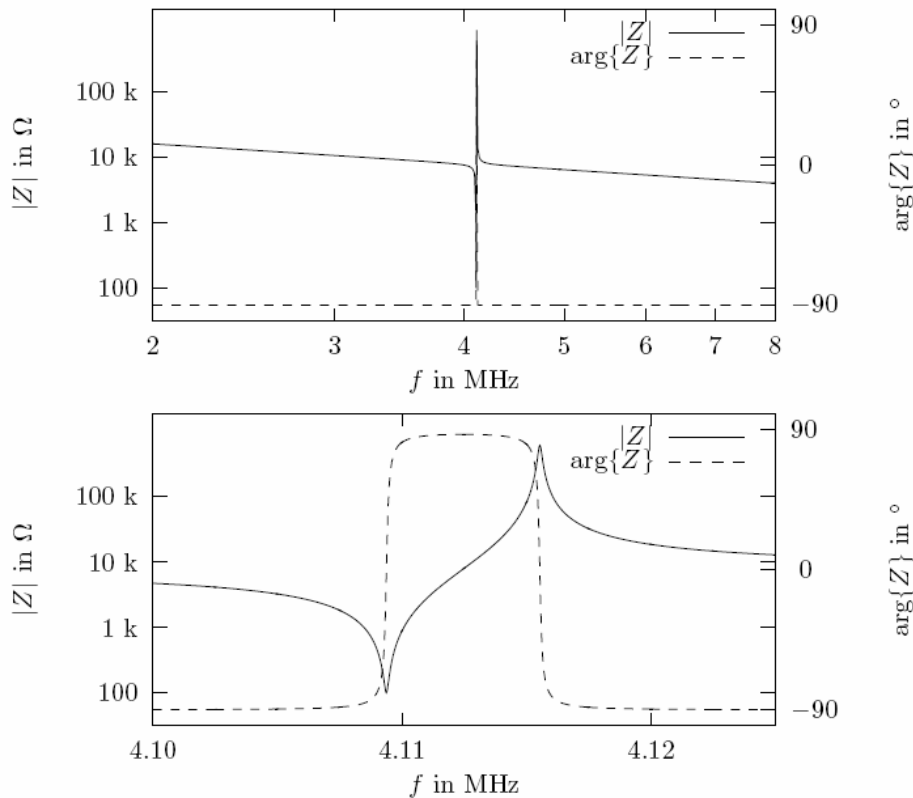


Abbildung 5.19: Oben: Impedanz  $Z$  eines Quarzes (Resonanzfrequenz  $\approx 4.11$  MHz) - Unten: Details um Serien- und Parallelresonanz

## 5 Kippstufen

### Schwingbedingung

- Verstärker:  $A(j\omega)$ .
- Frequenzbestimmendes Glied:  $G(j\omega)$ .
- Schwingbedingung:  $A(j\omega) \cdot G(j\omega) = 1$ .
- Amplitudenbedingung:  $|A(j\omega) \cdot G(j\omega)| = 1$ .
- Phasenbedingung:  $\arg\{A(j\omega) \cdot G(j\omega)\} = n \cdot 360^\circ$ .
- $|A(j\omega) \cdot G(j\omega)| > 1 \dots$  zum Anschwingen notwendig (wachsende Amplitude).
- Anschwingen erfolgt durch den Einschaltvorgang oder Rauschen.
- Die Phasenbedingung gibt die Schwingfrequenz vor.
- Die Amplitudenbedingung gibt die Amplitude vor (Regelung für konstante Amplitude notwendig).

## 5 Kippstufen

### Pierce-Oszillator

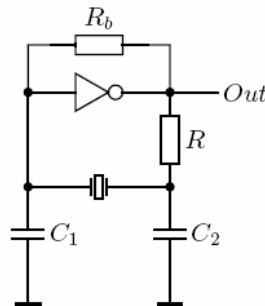


Abbildung 5.20: Pierce-Oszillator

- Der CMOS-Inverter als invertierender Verstärker verwendet. Die Arbeitspunkteinstellung erfolgt über den (hochohmigen) Widerstand  $R_b$  ( $V_{out} = V_{in}$ ).
- AC-Verstärkung  $A_0$  entspricht der Steigung der Inverterkennlinie im Arbeitspunkt (siehe Abbildungen 3.11 und 3.12)  $\Rightarrow A(j\omega) \approx -A_0 = (A_0 \angle -180^\circ)$ .
- Serienresonanz:  $\arg\{G(f)\} \approx -180^\circ$ ,  $|G(f)| \cdot A_0 > 1$ .
- Parallelresonanz:  $\arg\{G(f)\} \approx -180^\circ$ ,  $|G(f)| \ll 1 \Rightarrow$  Amplitude zu klein.
- $-180 - 180 = -360 \Rightarrow$  Phasenbedingung erfüllt.

## 5 Kippstufen

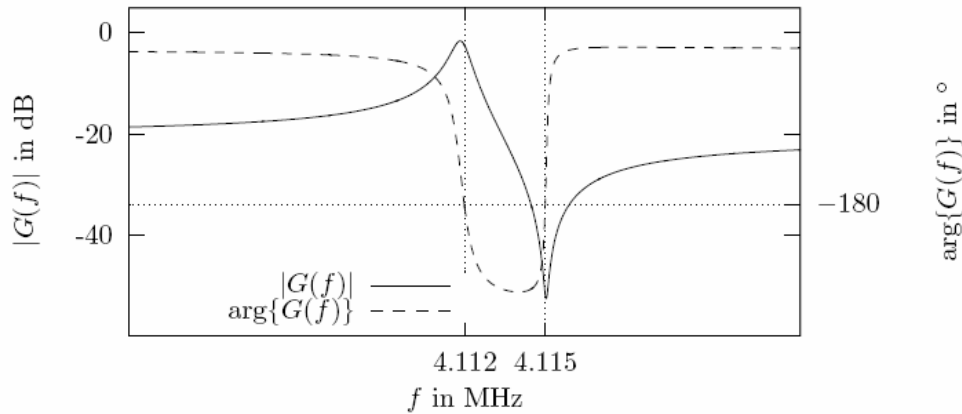


Abbildung 5.21: Frequenzgang des frequenzbestimmenden Gliedes ( $R = 10 \text{ k}\Omega$ ,  $C_1 = C_2 = 10 \text{ pF}$ )

- Schwingt bei Serienresonanzfrequenz.
- Amplitude wird durch Aussteuerbereich des CMOS-Inverters beschränkt  $\Rightarrow$  Klirrfaktor im Ausgangssignal (für reinen Sinus: Amplitudenregelung statt Amplitudenbegrenzung).
- Mit weiterem Inverter verstärken  $\Rightarrow$  zweiwertiges Taktsignal.

EST 2 / SS 2011 IFE W. Pribyl Seite 29

## 5 Kippstufen

### 5.3.4 Phase Locked Loop (PLL)

- Hohe Frequenzen sind mit Quarzoszillatoren schwierig zu erreichen (Quarz in Oberschwingung bis 300 MHz).
- Erzeugung hochfrequenter, quarzstabiler Taktsignale mit einer Phase Locked Loop (PLL).
- Ansatz: Einen einstellbaren Oszillator so regeln, dass die Frequenz des (einstellbar) heruntergeteilten Ausgangssignals ( $\frac{f_o}{n}$ ) gleich der Frequenz eines Referenzoszillators  $f_i$  ist ( $\Rightarrow f_o = n f_i$ ).
- Referenzoszillator (Quarz) liefert eine stabiles Signal mit der Frequenz  $f_i$ .
- Phasenvergleich: Die Phase zwischen zwei Signalen wächst proportional der Frequenzabweichung.

$$\Delta\varphi = 2\pi \int (f_1 - f_2) dt \quad (5.14)$$

- Sobald die Phasenverschiebung konstant ist, gilt  $f_1 = f_2$ .

EST 2 / SS 2011 IFE W. Pribyl Seite 30

## 5 Kippstufen

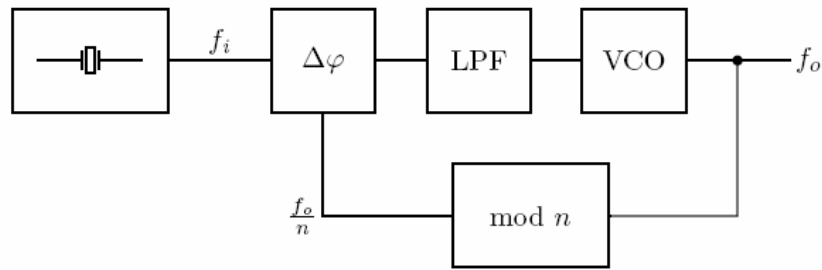


Abbildung 5.22: Blockschaltbild einer PLL

- Tiefpassfilter LPF: Mittelwertbildung des Ausgangssignals des Phasenvergleichs.
- VCO... Voltage Controlled Oscillator: Spannungsgesteuerter Oszillator.
- mod  $n$ ... Frequenzteiler mit dem Faktor  $n$ .
- Frequenzvervielfachung ist über den Frequenzteiler einstellbar.

## 5 Kippstufen

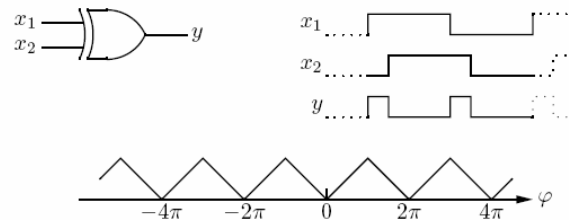


Abbildung 5.23: XOR als Phasendetektor

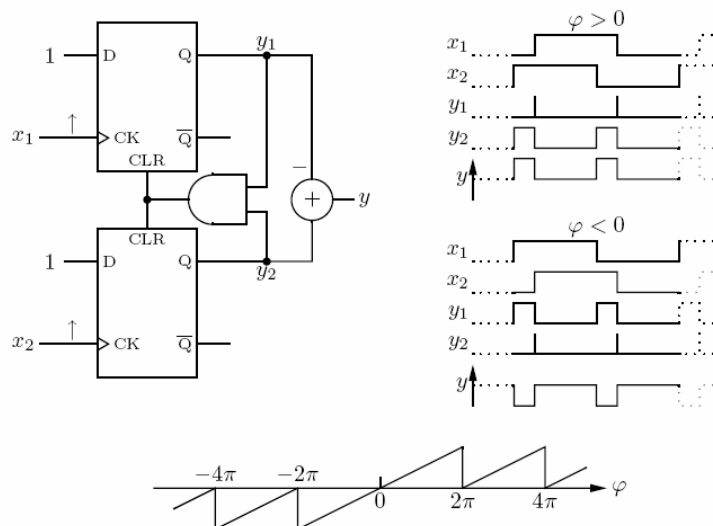


Abbildung 5.24: Phasendetektor mit Vorzeichengedächtnis



13.1 Einführung..... 407

13.2 Kommunikation zwischen Geräten..... 408

    13.2.1 RS-232 oder EIA/TIA-232 ..... 408

    13.2.2 Standards bei Schnittstellen (Hardware)..... 414

    13.2.3 CAN ..... 415

    13.2.4 Ethernet ..... 417

    13.2.5 USB ..... 418

13.3 Kommunikation zwischen Modulen ..... 418

    13.3.1 Synchrone Serielle Schnittstelle..... 419

    13.3.2 Inter Integrated Circuit Bus (I<sup>2</sup>C-Bus)..... 420

    13.3.3 UART und CAN-Bus ..... 422

13.4 Potentialtrennung..... 423

    13.4.1 Optokoppler ..... 424

    13.4.2 Magnetkoppler ..... 426

6 Digitale Schnittstellen

6.2 Schnittstellen für Gerätekommunikation

6.2.1 RS-232 und UART

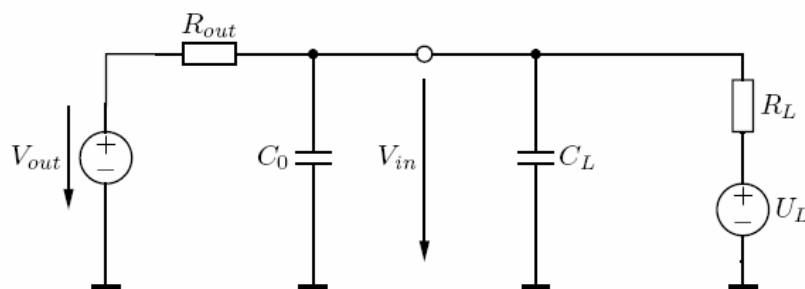


Abbildung 6.1: Ersatzschaltbild der RS-232 Schnittstelle

$V_{out}$	...	Ausgangsspannung	$+5\text{ V} < V_{HI} < +15\text{ V}, -15\text{ V} < V_{LO} < -5\text{ V}$
$V_{in}$	...	Eingangsspannung	$+3\text{ V} < V_{HI} < +25\text{ V}, -25\text{ V} < V_{LO} < -3\text{ V}$
$R_{out}$	...	Ausgangswiderstand	Kurzschluss: $I < 0.5\text{ A}$
$C_0$	...	Ausgangskapazität	
$C_L$	...	Lastkapazität	$C_L < 2500\text{ pF}$
$R_L$	...	Lastwiderstand	$3\text{ k}\Omega < R_L < 7\text{ k}\Omega$
$U_L$	...	innere Spannung	$U_L < 2\text{ V}$

## 6 Digitale Schnittstellen

### UART-Protokoll

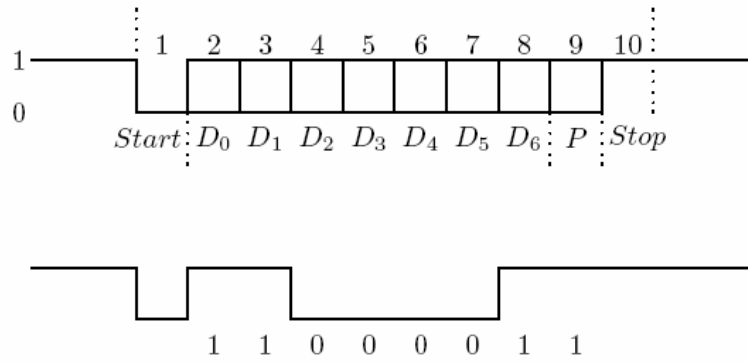


Abbildung 6.2: Oben: logischer Übertragungsrahmen (UART) - Unten: ASCII-Zeichen 'C' (43hex), 7 Datenbits, gerade Parität

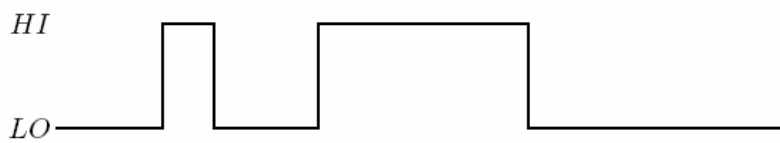


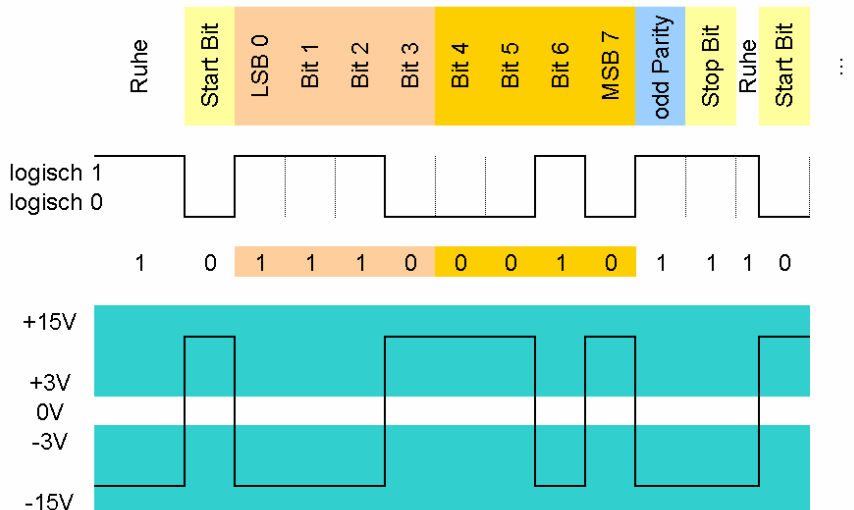
Abbildung 6.3: Physikalischer Übertragungsrahmen (RS-232), siehe Abbildung 6.2

## 6 Digitale Schnittstellen

### RS232 Timing-Übersicht

Synchronisation  
Daten low & high  
Check

9600 8O1 = 9600 Baud; 8 Datenbits; odd Parity; 1 Stopbit  
ASCII "G" = \$47 = 0100 0111



**Erlaubte Abweichung der Baudrate**

Bei einer asynchronen Übertragung haben Sender bzw. Empfänger eine eigene Zeitbasis, die aber auf die gleiche Baudrate eingestellt sein muss. Aufgrund einer ungenauen Zeitbasis kann die Baudrate vom Sollwert abweichen.

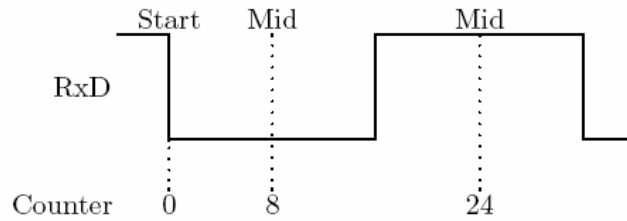


Abbildung 6.4: Synchronisation der Empfänger

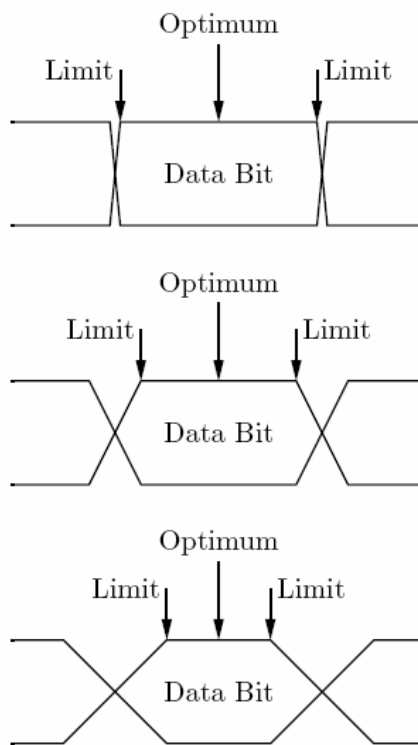


Abbildung 6.5: Zeitpunkt der Übernahme des Eingangswertes (Oben: ideal - Mitte: normale Verbindung - Unten: schlechte Verbindung)

### 6.2.2 Standards bei Schnittstellen (Hardware)

Spezifikation	RS-232	RS-423	RS-422	RS-485	RS-562
	unsym.	unsym.	sym.	sym.	unsym.
Anzahl Sender	1	1	1	32	1
Anzahl Empfänger	1	10	10	32	1
max. Kabellänge	15 m	1200 m	1200 m	1200 m	15 m
max. Datenrate	20 kb/s	100 kb/s	10 Mb/s	10 Mb/s	64 kb/s
Ausgang (mit Last)	$\pm 5$ V	$\pm 3.6$ V	$\pm 2$ V	$\pm 1.5$ V	$\pm 3.7$ V
Ausgang (ohne Last)	$\pm 15$ V	$\pm 6$ V	$\pm 5$ V	$\pm 5$ V	$\pm 13.2$ V
Last	$3 \rightarrow 7$ k $\Omega$	450 $\Omega$ (min)	100 $\Omega$	54 $\Omega$	$3 \rightarrow 7$ k $\Omega$
Bereich der Eingangsspannung	$\pm 25$ V	$\pm 12$ V	$\pm 7$ V	$-7 \rightarrow 12$ V	$\pm 25$ V
min. Pegel	$\pm 3$ V	$\pm 200$ mV	$\pm 200$ mV	$\pm 200$ mV	$\pm 3$ V

Über das Protokoll wird hier keine Aussage getätigt.

#### 6.2.3 CAN-Bus

- CAN... Controller Area Network.
- Asynchrones, serielles Bussystem (1983 von Bosch, Vernetzung von Steuergeräten in Automobilen).

#### 6.2.4 Ethernet

- Optimale Unterstützung von PC-Seite (jedes Betriebssystem).
- Anbindung an das Internet.

#### 6.2.5 USB

- USB... Universal Serial Bus.
- Nur im PC-Bereich.
- Anbindung von Microcontrollern an USB: USB-Schnittstellenbaustein, virtuelle Schnittstelle am PC (Treiber vom IC-Hersteller).

## 6.3 Kommunikation zwischen Modulen

### 6.3.1 Synchrone Serielle Schnittstelle

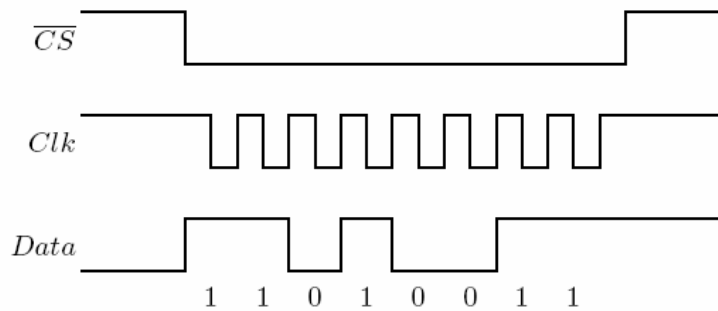


Abbildung 6.6: 8 Datenbits, Datenübernahme bei negativer Taktflanke, Datenausgabe bei positiver Taktflanke

## 6 Digitale Schnittstellen

### 6.3.2 I<sup>2</sup>C

- I<sup>2</sup>C... Inter-Integrated Circuit, von Philips Semiconductors entwickelt.
- Busfähige Schnittstelle mit Daten- ( $SDA$ ) und Taktleitung ( $SCL$ ).

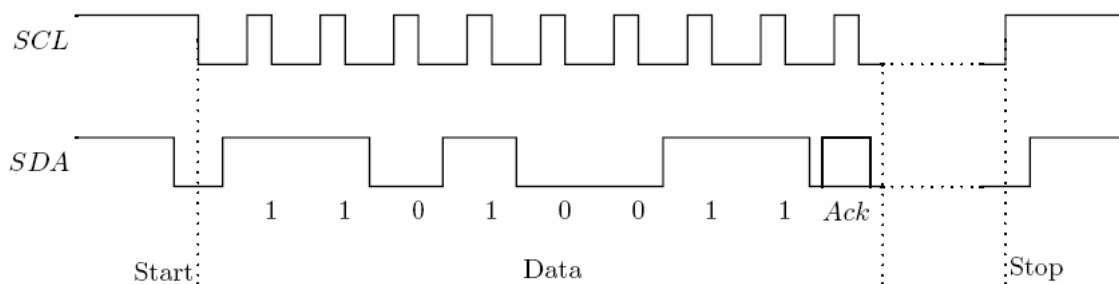


Abbildung 6.7: I<sup>2</sup>C-Übertragungsrahmen

- Ruhepegel der Leitungen:  $HI$  (Open-Drain-Ausgänge mit Pull-Up-Widerständen).
- Startbedingung:  $SCL = HI$ ,  $SDA \downarrow$ .
- Stopbedingung:  $SCL = HI$ ,  $SDA \uparrow$ .
- Datenübertragung:  $SDA$  darf sich nur ändern wenn  $SCL$  gleich  $LO$  ist.

### 6.3.3 UART

Eine Punkt zu Punkt Übertragung lässt sich durch die direkte Verbindung der Sende- und Empfangsleitung aufbauen (RS-232 Treiber weglassen). Mit zusätzlicher Beschaltung können mehrere UART-Schnittstellen zu einem Bus verschaltet werden (langsam, Arbitrierung in Software).

- Ruhepegel TxD=HI  $\Rightarrow$  Der Ausgang Data wird vom Pull-Up-Widerstand  $R_{PU}$  auf  $HI = V_{DD}$  gezogen.
- HI...schwach (Pull-Up-Widerstand), LO...stark (Transistor).

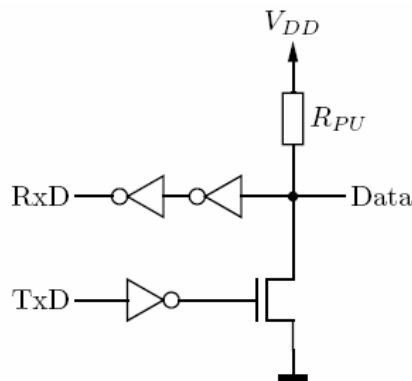


Abbildung 6.8: Erweiterte UART-Schnittstelle für Busfähigkeit

## 6.4 Potenzialtrennung

### 6.4.1 Optokoppler

- Strom durch den Fototransistor steht in Relation zum LED-Strom:  $I_T \approx k \cdot I_D$ .
- Für wertkontinuierliche Übertragung geeignet (aber nichtlinear).
- Übertragung von zweiwertigen Signalen: Zusatzbeschaltung (Widerstände) oder Optokoppler für zweiwertige Signale (Verstärker und Pegelanpassung integriert).
- Stromaufnahme vom Logikpegel abhängig (LED-Strom).

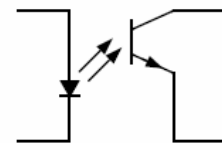


Abbildung 6.9: Optokoppler

### 6.4.2 Magnetkoppler

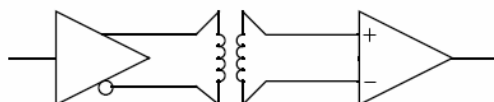


Abbildung 6.10: Magnetkoppler (Prinzipschaltbild)

- Magnetische Kopplung.
- Übertragung von zweiwertigen Signalen (nicht wertkontinuierlich).
- Stromaufnahme von der Schaltfrequenz abhängig.
- iCoupler von Analog Devices (bis 4 Kanäle mit 100 Mbps).